



1

## 【特許請求の範囲】

【請求項1】 複数の冷陰極型電子放出素子をマトリクス状に配置した電子源を備える画像形成装置であって、前記電子源の行配線を順次選択して走査信号を印加する走査駆動手段と、

前記走査信号に同期して、前記電子源の列配線に画像信号に応じた変調信号を印加する変調手段と、

前記電子源から放出された電子により画像を形成する画像形成部材を有し、前記画像信号に応じた画像を形成する画像形成手段と、

前記電子源から放出された電子を、加速電圧により前記画像形成部材方向に加速する加速手段と、

前記電子源から放出された電子が到達する前記画像形成部材上の位置を変動させる電子位置変調手段と、を有することを特徴とする画像形成装置。

【請求項2】 前記電子位置変調手段は、前記画像信号の1フレーム毎に電子の到達する位置をずらすことを特徴とする請求項1に記載の画像形成装置。

【請求項3】 前記電子位置変調手段は、前記加速手段における前記加速電圧を変更することを特徴とする請求項1又は2に記載の画像形成装置。

【請求項4】 前記電子位置変調手段は、前記走査駆動手段における前記走査信号の電圧を変更することを特徴とする請求項1乃至3のいずれか1項に記載の画像形成装置。

【請求項5】 前記変調手段は、前記画像信号をパルス幅変調により変調することを特徴とする請求項1に記載の画像形成装置。

【請求項6】 前記画像形成部材は、電子の照射を受けて発光する蛍光体であることを特徴とする請求項1に記載の画像形成装置。

【請求項7】 前記冷陰極型電子放出素子は表面伝導型放出素子であることを特徴とする請求項1乃至6のいずれか1項に記載の画像形成装置。

【請求項8】 前記冷陰極型電子放出素子はF E型電子放出素子であることを特徴とする請求項1乃至6のいずれか1項に記載の画像形成装置。

【請求項9】 前記冷陰極型電子放出素子はM I M型電子放出素子であることを特徴とする請求項1乃至6のいずれか1項に記載の画像形成装置。

【請求項10】 前記電子位置変調手段は、電子の到達位置の変動が前記画像形成部材の1画素に相当する範囲内に納まるように制御することを特徴とする請求項1乃至9のいずれか1項に記載の画像形成装置。

【請求項11】 複数の冷陰極型電子放出素子をマトリクス状に配置した電子源を備える画像形成装置における画像形成方法であって、

前記電子源の行配線を順次選択して走査信号を印加する走査工程と、

前記走査信号に同期して、前記電子源の列配線に画像信

2

号に応じた変調信号を印加する変調工程と、

前記電子源から放出された電子により画像を形成する画像形成部材方向に、前記電子源から放出された電子を加速電圧により加速する加速工程と、

前記電子源から放出された電子が到達する前記画像形成部材上の位置を変動させる電子位置変調工程と、を有することを特徴とする画像形成方法。

【請求項12】 前記電子位置変調工程では、前記画像信号の1フレーム毎に電子の到達する位置をずらすことを特徴とする請求項11に記載の画像形成方法。

【請求項13】 前記電子位置変調工程では、前記加速電圧を変更することを特徴とする請求項11又は12に記載の画像形成方法。

【請求項14】 前記電子位置変調工程では、前記走査工程における前記走査信号の電圧を変更することを特徴とする請求項11乃至13のいずれか1項に記載の画像形成方法。

【請求項15】 前記変調工程では、前記画像信号をパルス幅変調により変調することを特徴とする請求項11に記載の画像形成方法。

【請求項16】 前記画像形成部材は、電子の照射を受けて発光する蛍光体であることを特徴とする請求項11に記載の画像形成方法。

【請求項17】 前記冷陰極型電子放出素子は表面伝導型放出素子であることを特徴とする請求項11乃至16のいずれか1項に記載の画像形成方法。

【請求項18】 前記冷陰極型電子放出素子はF E型電子放出素子であることを特徴とする請求項11乃至16のいずれか1項に記載の画像形成方法。

【請求項19】 前記冷陰極型電子放出素子はM I M型電子放出素子であることを特徴とする請求項11乃至16のいずれか1項に記載の画像形成方法。

【請求項20】 前記電子位置変調工程で、電子の到達位置の変動が前記画像形成部材の1画素に相当する範囲内に納まるように電子の到達位置を制御することを特徴とする請求項11乃至19のいずれか1項に記載の画像形成方法。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、複数の冷陰極型電子放出素子をマトリクス状に配置した電子源を備える画像形成装置とその画像形成方法に関するものである。

【0002】

【従来の技術】 従来から、電子放出素子として熱陰極素子と冷陰極素子の2種類が知られている。このうち冷陰極素子では、例えば表面伝導型放出素子や、電界放出型素子（以下F E型と記す）や、金属／絶縁層／金属型放出素子（以下M I M型と記す）表面伝導型放出素子としては、例えば、M. I. Elinson, Radio Eng. Electron Phys., 10, 1290, (1965)や、後述する他の例が知られ

ている。

【0003】表面伝導型放出素子は、基板上に形成された小面積の薄膜に、膜面に平行に電流を流すことにより電子放出が生ずる現象を利用するものである。この表面伝導型放出素子としては、エリンソン(Elinson)等による $\text{SnO}_2$ 薄膜を用いたものの他に、 $\text{Au}$ 薄膜によるもの[G. Dittmer: "Thin Solid Films", 9, 317 (1972)]や、 $\text{In}_2\text{O}_3/\text{SnO}_2$ 薄膜によるもの[M. Hartwell and C. G. Fonstad: "IEEE Trans. ED Conf.", 519 (1975)]や、カーボン薄膜によるもの[荒木久 他: 真空, 第26巻, 第1号, 22 (1983)]等が報告されている。

【0004】これらの表面伝導型放出素子の素子構成の典型的な例として、図21に前述のM. Hartwellらによる素子の平面図を示す。同図において、3001は基板で、3004はスパッタで形成された金属酸化物よりなる導電性薄膜である。導電性薄膜3004は図示のようにH字形の平面形状に形成されている。この導電性薄膜3004に、後述の通電フォーミングと呼ばれる通電処理を施すことにより、電子放出部3005が形成される。図中の間隔Lは、0.5~1 [mm]、幅Wは、0.1 [mm]に設定されている。尚、図示の便宜から、電子放出部3005は導電性薄膜3004の中央に矩形的形状で示したが、これは模式的なものであり、実際の電子放出部の位置や形状を忠実に表現しているわけではない。

【0005】M. Hartwellらによる素子をはじめとして上述の表面伝導型放出素子においては、電子放出を行う前に導電性薄膜3004に通電フォーミングと呼ばれる通電処理を施すことにより電子放出部3005を形成する30のが一般的であった。即ち、通電フォーミングとは、導電性薄膜3004の両端に一定の直流電圧、もしくは、例えば1V/分程度の非常にゆっくりとしたレートで昇圧する直流電圧を印加して通電し、導電性薄膜3004を局所的に破壊もしくは変形もしくは変質せしめ、電気的に高抵抗な状態の電子放出部3005を形成することである。尚、局所的に破壊もしくは変形もしくは変質した導電性薄膜3004の一部には亀裂が発生する。この通電フォーミング後に導電性薄膜3004に適宜の電圧を印加した場合には、亀裂付近において電子放出が40行われる。

【0006】FE型の例としては、例えば、W. P. Dyke & W. W. Dolan, "Field emission", Advance in Electron Physics, 8, 89 (1956)や、或は、C. A. Spindt, "Physical properties of thin-film field emission cathodes with molybdenum cones", J. Appl. Phys., 47, 5248 (1976)などが知られている。

【0007】このFE型の素子構成の典型的な例として、図22に前述のC. A. Spindtらによる素子の断面図を示す。同図において、3010は基板で、3011は50

導電材料よりなるエミッタ配線、3012はエミッタコーン、3013は絶縁層、3014はゲート電極である。本素子は、エミッタコーン3012とゲート電極3014の間に適宜の電圧を印加することにより、エミッタコーン3012の先端部より電界放出を起こさせるものである。

【0008】また、FE型の他の素子構成として、図22のような積層構造ではなく、基板上に基板平面とほぼ平行にエミッタとゲート電極を配置した例もある。

【0009】また、MIM型の例としては、例えば、C. A. Mead, "Operation of tunnel-emission Devices", J. Appl. Phys., 32, 646 (1961)などが知られている。

【0010】MIM型の素子構成の典型的な例を図23に示す。同図は断面図であり、図において、3020は基板で、3021は金属よりなる下電極、3022は厚さ100オングストローム程度の薄い絶縁層、3023は厚さ80~300オングストローム程度の金属よりなる上電極である。MIM型においては、上電極3023と下電極3021の間に適宜の電圧を印加することにより、上電極3023の表面より電子放出を起こさせるものである。

【0011】上述の冷陰極素子は、熱陰極素子と比較して低温で電子放出を得ることができるため、加熱用ヒータを必要としない。従って、熱陰極素子よりも構造が単純であり、微細な素子を作成可能である。また、基板上に多数の素子を高い密度で配置しても、基板の熱溶解などの問題が発生しにくい。また、熱陰極素子がヒータの加熱により動作するため応答速度が遅いのは異なり、冷陰極素子の場合には応答速度が速いという利点もある。

【0012】このため、冷陰極素子を応用するための研究が盛んに行われてきている。

【0013】例えば、表面伝導型放出素子は、冷陰極素子の中でも特に構造が単純で製造も容易であることから、大面積にわたり多数の素子を形成できる利点がある。そこで、例えば本願出願人による特開昭64-31332号公報において開示されるように、多数の素子を配列して駆動するための方法が研究されている。

【0014】また、表面伝導型放出素子の応用については、例えば画像表示装置、画像記録装置などの画像形成装置や、荷電ビーム源等が研究されている。

【0015】特に、画像表示装置への応用としては、例えば本願出願人による米国特許5,066,883号や特開平2-257551号公報や特開平4-28137号公報において開示されているように、表面伝導型放出素子と電子との衝突により発光する蛍光体とを組み合わせ用いた画像表示装置が研究されている。表面伝導型放出素子と蛍光体とを組み合わせ用いた画像表示装置は、従来の他の方式の画像表示装置よりも優れた特性が期待されている。例えば、近年普及してきた液晶表示装

置と比較しても自発光型であるためバックライトを必要としない点や、視野角が広い点が優れているといえる。

【0016】また、FE型を多数個ならべて駆動する方法は、例えば本願出願人による米国特許4,904,895号に開示されている。また、FE型を画像表示装置に応用した例として、例えば、R. Mayer氏により報告された平板型の表示装置が知られている。[R. Mayer: "Recent Development on Microtips Display at LETI", Tech. Digest of 4th Int. Vacuum Microelectronics Conf., Nagahama, pp. 6~9(1991)]

また、MIM型を多数個並べて画像表示装置に応用した例は、例えば本願出願人による特開平3-55738号公報に開示されている。

【0017】

【発明が解決しようとする課題】上記のような単純マトリクス配線したマルチ電子源を画像表示装置用に用いる場合には、CRTのように1つの電子源で、表示されるほとんどの画素を受け持つのではなく、表示される1つの画素を1つの電子源で受け持つようにフラットパネルを構成する。また上述した電子源をフラットタイプのディスプレイに適用する場合には、電子源から放出された電子を蛍光体方向に加速するための加速電圧が低い場合、発光輝度を高くするには電子を当てる時間を長くする場合が多い。即ち、CRTと比較して、蛍光体に照射される電子による電流密度が高く、加速電圧が低い状態で長時間、電子が蛍光体に当たることになる。

【0018】一般に蛍光体の寿命やその発光効率、電流密度が高いと短くかつ低くなり、また蛍光体の温度上昇によっても悪くなることが知られている。従って、上記のような電子源の駆動では、蛍光体の発光効率の低下、蛍光体の寿命の短縮という問題が生じるという問題があった。

【0019】本発明は上記従来例に鑑みてなされたもので、画像形成部材の劣化を抑えて長期に亘り安定した画像形成特性を維持できる画像形成方法及び装置を提供することを目的とする。

【0020】また本発明の目的は、画像を形成するフレーム周期ごとに画像形成部材に到達する電子の位置を変動させることにより、形成される画像の質の低下を防止しつつ、かつ長期に亘り形成される画像質の低下を防止できる画像形成方法及び装置を提供することを目的とする。

【0021】

【課題を解決するための手段】上記目的を達成するために本発明の画像形成装置は以下のような構成を備える。即ち、複数の冷陰極型電子放出素子をマトリクス状に配置した電子源を備える画像形成装置であって、前記電子源の行配線を順次選択して走査信号を印加する走査駆動手段と、前記走査信号に同期して、前記電子源の列配線に画像信号に応じた変調信号を印加する変調手段と、前

記電子源から放出された電子により画像を形成する画像形成部材を有し、前記画像信号に応じた画像を形成する画像形成手段と、前記電子源から放出された電子を、加速電圧により前記画像形成部材方向に加速する加速手段と、前記電子源から放出された電子が到達する前記画像形成部材上の位置を変動させる電子位置変調手段とを有することを特徴とする。

【0022】上記目的を達成するために本発明の画像形成方法は以下のような工程を備える。即ち、複数の冷陰極型電子放出素子をマトリクス状に配置した電子源を備える画像形成装置における画像形成方法であって、前記電子源の行配線を順次選択して走査信号を印加する走査工程と、前記走査信号に同期して、前記電子源の列配線に画像信号に応じた変調信号を印加する変調工程と、前記電子源から放出された電子により画像を形成する画像形成部材方向に、前記電子源から放出された電子を加速電圧により加速する加速工程と、前記電子源から放出された電子が到達する前記画像形成部材上の位置を変動させる電子位置変調工程とを有することを特徴とする。

【0023】

【発明の実施の形態】以下、添付図面を参照して本発明の好適な実施の形態を詳細に説明するが、まず最初に本発明の実施の形態の特徴について説明する。

【0024】図1は、本実施の形態の電子放出素子からの電子放出を説明する図で、図1(a)は放出された電子の経路を説明する側面図(図1(b)のJ-J'断面図)、図1(b)はターゲット24側からみた電子到達位置を説明する図である。図1において、20は素子基板、21、22は基板20上に配設された素子電極、23は電子放出部で、これらにより本実施の形態の電子放出素子が形成されている。電圧源Vfはこの電子放出素子に駆動電圧Vfを印加するための電源、VAはターゲット24に加速電圧Vaを印加する加速電圧源である。こうしてこれら素子電極21、22間に駆動電圧Vfが印加されることにより電子放出素子から電子が放出され、この電子が加速電圧によってターゲット24方向に加速され、ターゲット24に設けられた蛍光体に衝突して発光させる。

【0025】本実施の形態の電子放出素子では、電子放出部23から放出される電子は負の電荷を有しているため、負極22から正極21に向かう方向の初速度成分を持つのが一般的である。従って、電子はターゲット24に向かう鉛直方向には進行しない。更に、電子放出素子の正極21と負極22が基板20の平面に並んでいるため、これら正極21と負極22間に電圧を印加したとき、その電子放出部23の上方の空間に生成される電子分布は、電子放出部23を通り、基板20平面と垂直な線に対して非対称な分布となる。即ち、図1(a)の電子放出部23の鉛直方向に対して非対称な分布となる。図1(a)において、電子放出素子とターゲット24の

7

間の電位分布（等電位面）を点線で示している。図示のように、これら等電位面は、ターゲット24の近傍では基板20の平面とほぼ平行であるが、電子放出素子の近傍では、印加された電圧 $V_f$  [V]の影響により図のように傾斜したものとなる。このため、電子放出部23から放出された電子は、この空間を飛翔する間、この傾斜した電位によりZ方向に力を受けると同時に、正極21側（X方向）にも力を受けることとなり、その軌道は図示のような曲線を描く。

【0026】上述のような2つの理由により、放出された電子がターゲット24を照射する位置は、電子放出部23の鉛直上方の位置から距離 $L_{ef}$ だけX方向にずれた位置となる。図1（b）は、ターゲット24を上方から見た場合の平面図で、図中、25は、ターゲット24の下面に照射される電子の位置を模式的に示したものである。尚、図1（a）は、図1（b）のJ-J'に沿って切断した場合の断面図である。

【0027】ここで、ターゲット24において、電子の照射位置が電子放出部23の鉛直上方の位置からどのようにずれるかを一般化して表すために、便宜的にベクトル

$$L_{ef} = 2 \times K \times L_h \times \sqrt{V_f / V_a} \quad \text{式(1)}$$

但し、 $L_h$  [m] は電子放出素子とターゲット24との距離、 $V_f$  [V] は電子放出素子に印加する駆動電圧、 $V_a$  [V] はターゲット24に印加する加速電圧、 $K$  は電子放出素子の種類や形状により決まる定数、そして $\sqrt{V_f / V_a}$  は、 $(V_f / V_a)$  の平方根を示す。なお、この式（1）で概略的な数値を求める際に、用いる電子放出素子の種類や形状が未知の場合には、 $K = 1$  を代入する。また、電子放出素子の種類や形状が既知の場合には、実験或は計算機シミュレーション等により30、その電子放出素子の定数 $K$ を決定する。また更に、より高い精度で $L_{ef}$ の値を求めるには、 $K$ を定数ではなく駆動電圧 $V_f$ の関数とするのが望ましいが、この電子放出素子を用いて画像表示装置を設計する場合に要求される精度に対しては、この定数で十分な場合が多い。

【0031】上述した式（1）で示したように、電子の位置ズレが $(V_f / V_a)$ に比例することから、発光時に駆動電圧（素子電圧） $V_f$ 、もしくは加速電圧 $V_a$ を変化させることにより、ターゲット24上に電子が照射される位置をずらすことができる。即ち、放出された電40子により蛍光体を発光させる時に、電子が照射される蛍光体上の位置をずらすことができれば、その蛍光体に当たる電子の単位時間当たりの電流密度が小さくなり、その蛍光体の寿命の短縮化、及びその発光効率の低下を防止できる。

【0032】また、表示する画像フレーム毎に電子が照射される蛍光体上の位置を変化させれば、電流密度の高い蛍光体部分で温度上昇が生じても、次に電子が照射されるまでの時間間隔を倍にできるため、その温度上昇した部分の温度が低下するまでの時間を十分にすることが50

8

\* $L_{ef}$ を用いてずれの方向と距離を表現する。

【0028】まず、ベクトル $E_f$ の方向は、基板20の平面上に電子放出素子の負極22、電子放出部23、そして正極21が並んでいる方向と等しいと言える。例えば、図1の場合において、基板20の上にX方向に沿って電子放出素子の負極22、電子放出部23、正極21が順に並んでいるため、ベクトル $E_f$ はX方向と同じ向きになる。尚、基板20の平面上に電子放出素子が形成されている向き、及びベクトル $E_f$ の向きを図示する便宜上、これらを図2に例示する方法で模式的に表すことにする。

【0029】図2は、電子放出素子の負極22、電子放出部23、正極21がX方向に沿って並んで基板20の平面上に形成された例を示す。また、ベクトル $E_f$ の大きさ（即ち、 $L_{ef}$ ）は、電子放出素子とターゲット24との距離 $L_h$ 、電子放出素子の駆動再圧 $V_f$ 、ターゲット24の電位 $V_a$ 、電子放出素子の種類や形状などに依存して決まるが、概略的な数値は下記の式（1）により算出できる。

【0030】

できる。これにより、蛍光体の温度上昇による、蛍光体の寿命の短縮化及び発光効率の劣化を抑えることができる。

【0033】上述のように、本発明の実施の形態の電子放出素子は、正極21、負極22、電子放出部23を構成部材として備え、しかもこれらの部材が基板20の平面上に並んで形成されている。尚、負極22の一部が電子放出部23を兼ねる素子でも良い。このような要件を満たすものとしては、例えば表面伝導型放出素子や、横型の電界放出素子を挙げることができる。以下、表面伝導型放出素子、横型の電界放出素子の順に説明する。

【0034】この表面伝導型放出素子には、例えば、図21の態様や、電子放出部の近傍に微粒子を備えた態様がある。前者に関しては、既に従来技術の欄で説明したように種々の材料のものが知られているが、これらは全て本発明に用いる電子放出素子として適用可能である。また後者に関しては、後述の実施の形態において、その材料、構成、製法などを詳しく説明するが、全て本発明に用いる電子放出素子として適用可能である。即ち、本発明の実施の形態において、表面伝導型放出素子を用いる場合には、該素子の材料、構成、製法などに特に制限はない。

【0035】そして、表面伝導型放出素子に関しては、電子が偏向される方向を示すベクトル $E_f$ は、図3に示す向きとなる。図3（A）は断面図、図3（B）は平面図であり、図中、40は素子基板、41は正極、42は負極、43は電子放出部、 $V_F$ は素子に駆動電圧 $V_f$ を印加するための電源である。

【0036】次に、横型の電界放出素子としては、電界

放出素子の中でも特に負極、電子放出部、正極が基板平面上に沿って並設された態様のものをさしている。例えば、(図22)の素子は、基板平面上に対して垂直方向に負極、電子放出部、正極が設けられているため、横型の範疇には含まれないが、図4(A)～(C)に例示する素子は横型の範疇に含まれる。

【0037】図4は、典型的な横型の電子放出素子が基板平面上のX方向に沿って形成されている例を示す斜視図で、50は基板、51は正極、52は負極、53は電子放出部である。横型の電子放出素子には、図4に例示したもの以外にも、いろいろな形状のものがあるが、要するに図2を参照して説明したように、電子の軌道が鉛直方向から偏向するものであれば本発明の構成に用いる素子として適する。従って、例えば図4に示す形態に、電子の強度を調整するための調整電極を付加したものでもよい。また、電子放出部53は、負極52の一部がこれを兼ねるものであってもよいし、負極52の上に付加した部材であってもよい。また横型の電界放出素子の電子放出部53に用いる材料には、例えば高融点金属やダイヤモンド等が上げられるが、良好に電子を放出する材料であれば、これに限るものではない。

【0038】そして、横型の電界放出素子に関しては、電子が偏向される方向を示すベクトル $E_f$ は、図5に示す向きとなる。

【0039】図5(A)は断面図、図5(B)は平面図であり、図中の50は基板、51は正極、52は負極、53は電子放出部、VFは素子に駆動電圧 $V_f$ を印加するための電源である。以上、本発明で用いるのに好適な電子放出素子について説明したが、本実施の形態の画像表示装置においては、表面伝導型放出素子を用いた場合<sup>30</sup>で説明する。

【0040】次に図6を参照して、本実施の形態の表面伝導型放出素子を配列した表示パネル101を含む画像表示装置の構成について説明する。

【0041】図6において、表示パネル101は、表示パネル101内の行配線と接続された行配線端子 $D_{x1} \sim D_{xm}$ 、同じく表示パネル101の列配線と接続された列配線端子 $D_{y1} \sim D_{yn}$ を介して外部の駆動回路に接続されている。このうち行配線端子 $D_{x1} \sim D_{xm}$ には、この表示パネル101に設けられているマルチ電子源、即ち $m$ 行 $40n$ 列のマトリクス状に配線された表面伝導型放出素子を、1行ずつ順次選択して駆動するための走査信号が印加される。一方、列配線端子 $D_{y1} \sim D_{yn}$ には、走査回路102から行配線に印加された走査信号により選択された一行の表面伝導型放出素子の各素子から放出される電子を、入力された映像信号信号に応じて制御するための調整信号が印加される。

【0042】制御回路103は、外部より入力される映像信号に基づいて適切な表示が行われるように各部の動作タイミングを整合させる働きを持つものである。ここ<sup>50</sup>

で外部より入力される映像信号120には、例えばNTSC信号のように画像データと同期信号が複合されている場合と、予め両者が分離されている場合とがあるが、この実施の形態では後者の場合で説明する。尚、前者の映像信号に対しては、良く知られる同期分離回路を設けて画像データと同期信号 $T_{sync}$ とを分離し、画像データをシフトレジスタ104に、同期信号を制御回路103に入力すれば本実施の形態と同様に扱うことが可能である。

【0043】ここで制御回路103は、外部より入力される同期信号 $T_{sync}$ に基づいて各部に対して水平同期信号 $T_{scan}$ 、及びラッチ信号 $T_{mry}$ 、シフト信号 $T_{sft}$ 等の各制御信号を発生する。

【0044】外部より入力される映像信号に含まれる画像データ(輝度データ)はシフトレジスタ104に入力される。このシフトレジスタ104は、時系列的にシリアルに入力される画像データを画像の1ラインを単位としてジリアル/パラレル変換するためのもので、制御回路103より入力される制御信号(シフト信号) $T_{sft}$ に同期して画像データをシリアルに入力して保持する。こうしてシフトレジスタ104でパラレル信号に変換された1ライン分の画像データ(電子放出素子 $n$ 素子分の駆動データに相当)は、並列信号 $I_{d1} \sim I_{dn}$ としてラッチ回路105に出力される。

【0045】ラッチ回路105は、1ライン分の画像データを必要時間の間だけ記憶して保持するための記憶回路であり、制御回路103より送られる制御信号 $T_{mry}$ に従って並列信号 $I_{d1} \sim I_{dn}$ を記憶する。こうしてラッチ回路105に記憶された画像データは、並列信号 $I'_{d1} \sim I'_{dn}$ としてパルス幅変調回路106に出力される。パルス幅変調回路106は、これら並列信号 $I'_{d1} \sim I'_{dn}$ に応じて一定の振幅(電圧値)で、画像データ( $I'_{d1} \sim I'_{dn}$ )に応じてパルス幅を変調した電圧信号を $I''_{d1} \sim I''_{dn}$ として出力する。

【0046】より具体的には、このパルス幅変調回路106は、画像データの輝度レベルが大きい程、パルス幅の広い電圧パルスを出力するもので、例えば最大輝度に対して $30 \mu$ 秒、最低輝度に対して $0.12 \mu$ 秒となり、かつその振幅が $7.5[V]$ の電圧パルスを出力する。この出力信号 $I''_{d1} \sim I''_{dn}$ は表示パネル101の列配線端子 $D_{y1} \sim D_{yn}$ に印加される。

【0047】107はビーム位置調整部で、その出力信号110、111の波形を図7に示す。即ち図7は、表示パネル101の1つの行配線に印加されるタイミングにおける信号波形を示している。

【0048】これらの出力信号110、111のそれぞれは、各フレーム毎に高低2種類の振幅を持つ変調波形として交互に出力される。そして信号110の波高値が高い場合(図7のフレーム1、3、5、...)は信号111の波高値を低くし、信号110が低い場合(図7のフ

フレーム2, 4, 6...)は、信号111の波高値が高くなるような関係になっている。ここで信号110は加速電圧源109に供給され、加速電圧源109はこの信号110の波高値に応じた加速電圧を発生する。一方、信号111は非選択回路102の非選択電圧源102aに供給され、その発生電圧を制御している。走査回路102は、1フレームの期間、Tscan信号に同期して1本の行配線を順次選択し、その選択された行配線に、信号111に-7.5[V]のオフセット電圧を足した電圧を発生して駆動し、一方、非選択の行配線には0[V]が出力されるようにしている。

【0049】従って、選択された行配線に接続された電子放出素子において、1フレーム中では駆動波形に変動は無いが、各フレーム毎に $(V_a/V_f)$ の値が変動するようにして駆動される。加速電圧源109は入力信号110の波高値(電圧)を略100倍に増幅し、加速電圧 $V_a$ が所望の電圧値以上になるように適宜DCオフセットを加えた状態で、前述のターゲット24(後述するフェースプレート1007(図9))に印加する電圧を発生する。これら出力信号110, 111の振幅は、 $(V_a/V_f)$ の変動に伴って、放出された電子の蛍光体への衝突位置のずれが、1つの素子が担当する蛍光体領域をはみ出すことなく、かつ各フレーム間での輝度変動が少なくなるような振幅(電圧値)とした。

【0050】本実施の形態においては、出力信号110の振幅を5[V]、出力信号111の振幅を0.25[V]とした。またDCオフセットとして、7[KV]を与えた。このようにビーム位置変調部107の出力信号110, 111を制御することにより、 $(V_a/V_f)$ の値がフレーム毎に変化する。これにより、前述の30式(1)に基づいてずれ量 $\Delta f$ が変動し、電子が蛍光体に衝突する位置も変化することになる。

【0051】図8(A)(B)は、こうしてフェースプレート(ターゲット24)上に形成される1画素の形状を説明する模式図である。

【0052】図中、黒色部はブラックストライプ部分1010を表わし、そのブラックストライプ部分1010に挟まれた矩形部分80が蛍光体が設けられている領域を表している。図8(A)の81は、 $(V_a/V_f)$ の値が大きい場合の画素位置を示し、図8(B)の82は、 $(V_a/V_f)$ の値が小さい場合の画素位置を示している。尚、この図8において、電子放出素子の電子放出部の位置は、図の左側のブラックストライプ部分1010の略真下に位置している。

【0053】これらの図から明らかなように、印加電圧を変更した条件の違いによって、蛍光体上に電子が衝突する領域81と82は完全には分離されていないが、その重なる領域はわずかである。

【0054】このような構成によって、走査回路102が選択した行配線に接続された電子放出素子のみが、入

力した画像データに応じてパルス幅変調されたパルス幅と、そのパルス幅変調された電圧パルスの電圧値から行配線に印加される電圧との差分に応じた駆動電圧( $V_f$ )により、その印加されるパルス幅に応じた時間だけ電子を放出する。こうして各素子から放出された電子は、加速電圧源109から出力される加速電圧( $V_a$ )によって蛍光体方向に加速されてフェースプレート上の蛍光体に到達して、その蛍光体を発光させる。そして、その蛍光体上における発光位置は、画像信号のフレーム毎に変動する $(V_a/V_f)$ の値に応じて図8(A)

(B)のように移動する。このような動作を繰返し、且つ走査回路102により、行配線を順次選択して走査することにより、表示パネル101に2次元画像が表示される。

【0055】以上説明した構成に基づいて画像表示装置を作成した結果、その発光効率が約3%向上し、約1万時間相当の駆動後における蛍光体の発光輝度の劣化が従来に比べて略2/3にまで減少できた。

【0056】(表示パネル101の構成と製造法)次に、本実施の形態に適用した画像表示装置の表示パネル101の構成と、その製造法について具体的な例を示して説明する。

【0057】図9は、本実施の形態に用いた表示パネル101の外観斜視図であり、その内部構造を示すために表示パネル101の一部を切り欠いて示している。

【0058】図中、1005はリアプレート、1006は側壁、1007はフェースプレートであり、これら1005~1007により表示パネル101の内部を真空中に維持するための気密容器を形成している。この気密容器を組み立てるにあたっては、各部材の接合部に十分な強度と気密性を保持させるために封着する必要があるが、例えばフリットガラスを接合部に塗布し、大気中或は窒素雰囲気中で、摂氏400~500度で10分以上焼成することにより封着を達成した。この気密容器内部を真空中に排気する方法については後述する。

【0059】ここではリアプレート1005には、基板1001が固定されているが、この基板1001上には冷陰極素子1002が $n \times m$ 個形成されている。ここで、これら $n, m$ は2以上の正の整数であり、目的とする表示画素数に応じて適宜設定される。例えば、高品位テレビジョンの表示を目的とした表示装置においては、 $n=3000, m=1000$ 以上の数を設定することが望ましい。本実施の形態においては、 $n=3072, m=1024$ とした。これら $n \times m$ 個の冷陰極素子1002は、 $m$ 本の行方向配線1003と $n$ 本の列方向配線1004により単純マトリクス配線されている。ここでは、これら基板1001~列配線1004によって構成される部分をマルチ電子源と呼ぶことにする。尚、このマルチ電子源の製造方法や構造については、後で詳しく述べる。

【0060】尚、本実施の形態においては、気密容器のリアプレート1005にマルチ電子源の基板1001を固定する構成としたが、このマルチ電子源の基板1001が十分な強度を有するものである場合には、気密容器のリアプレートとしてマルチ電子源の基板1001自体を用いてもよい。

【0061】また、フェースプレート1007の下面には、蛍光膜1008が形成されている。本実施の形態はカラー表示装置であるため、蛍光膜1008の部分にはCRTの分野で用いられる赤、緑、青、の3原色の蛍光体<sup>10</sup>が塗り分けられている。各色の蛍光体は、例えば図10(A)に示すようにストライプ状に塗り分けられ、蛍光体のストライプの間には黒色の導電体1010が設けてある。この黒色の導電体1010を設ける目的は、電子の照射位置に多少のずれがあっても表示色にずれが生じないようにするためや、外光の反射を防止して表示コントラストの低下を防ぐため、電子による蛍光膜のチャージアップを防止するためなどである。黒色の導電体1010には、黒鉛を主成分として用いたが、上記の目的に適するものであればこれ以外の材料を用いても良い。<sup>20</sup>

【0062】また、3原色の蛍光体の塗り分け方は図10(A)に示したストライプ状の配列に限られるものではなく、例えば図10(B)に示すようなデルタ状配列や、それ以外の配列であってもよい。なお、モノクロームの表示パネル101を作成する場合には、単色の蛍光体材料を蛍光膜1008に用いればよく、また黒色導電材料1010は必ずしも用いなくともよい。

【0063】また、蛍光膜1008のリアプレート側の面には、CRTの分野では公知のメタルバック1009を設けてある。このメタルバック1009を設けた目的<sup>30</sup>は、蛍光膜1008が発する光の一部を鏡面反射して光利用率を向上させるためや、負イオンの衝突から蛍光膜1008を保護するため、電子加速電圧を印加するための電極として作用させるためや、蛍光膜1008を励起した電子の導電路として作用させるためなどである。このメタルバック1009は、蛍光膜1008をフェースプレート基板1007上に形成した後、蛍光膜表面を平滑化处理し、その上にアルミニウム(Al)を真空蒸着する方法により形成した。なお、蛍光膜1008に低電圧用の蛍光体材料を用いた場合には、メタルバック1009は用いない。

【0064】また、本実施の形態では用いなかったが、加速電圧の印加用や蛍光膜の導電性向上を目的として、フェースプレート基板1007と蛍光膜1008との間に、例えばITOを材料とする透明電極を設けてもよい。

【0065】また、行配線端子Dx1~Dxm及び列配線端子Dy1~Dymは、この表示パネル101と前述の各回路等とを電気的に接続するために設けた気密構造の電気接続用端子である。そして、これら行配線端子D<sup>50</sup>

x1~Dxmはマルチ電子源の行方向配線1003と、列配線端子Dy1~Dymはマルチ電子源の列方向配線1004と、またHvはフェースプレート1007のメタルバック1009と電気的に接続している。

【0066】また、この気密容器内部を真空中に排気するには、この気密容器を組み立てた後、図示の排気管と真空ポンプとを接続し、気密容器内を10のマイナス7乗[torr]程度の真空度まで排気する。その後、排気管を封止するが、気密容器内の真空度を維持するために、封止の直前或は封止後に気密容器内の所定の位置にゲッター膜(不図示)を形成する。このゲッター膜とは、例えばBaを主成分とするゲッター材料をヒータもしくは高周波加熱により加熱し蒸着して形成した膜であり、このゲッター膜の吸着作用により気密容器内は1×10マイナス5乗、乃至1×10マイナス7乗[torr]の真空度に維持される。

【0067】以上、本発明の実施の形態の表示パネル101の基本構成とその製法を説明した。

【0068】次に、本実施の形態の表示パネル101に用いたマルチ電子源の製造方法について説明する。この画像表示装置に用いるマルチ電子源は、冷陰極素子を単純マトリクス配線した電子源であれば、冷陰極素子の材料や形状或は製法に制限はない。従って、例えば表面伝導型放出素子やFE型、或はMIM型などの冷陰極素子を用いることができる。ただし、表示画面が大きくてしかも安価な表示装置が求められる状況の下では、これらの冷陰極素子の中でも、表面伝導型放出素子が特に好ましい。即ち、FE型ではエミッタコーンとゲート電極の相対位置や形状が電子放出特性を大きく左右するため、極めて高精度の製造技術を必要とし、これは大面積化や製造コストの低減を達成するには不利な要因となる。また、MIM型では、絶縁層と上電極の膜厚を薄くてしかも均一にする必要があり、これも大面積化や製造コストの低減を達成するには不利な要因となる。その点、表面伝導型放出素子は、比較的製造方法が単純なため、大面積化や製造コストの低減が容易である。また、本願発明者らは、表面伝導型放出素子の中でも、電子放出部もしくはその周辺部を微粒子膜から形成したものがとりわけ電子放出特性に優れ、しかも製造が容易に行えることを見出している。従って、高輝度で大画面の画像表示装置のマルチ電子源に用いるには最も好適であると言える。そこで、本実施の形態の表示パネル101においては、電子放出部もしくはその周辺部を微粒子膜から形成した表面伝導型放出素子を用いた。そこで、まず好適な表面伝導型放出素子について基本的な構成と製法及び特性を説明し、その後、多数の素子を単純マトリクス配線したマルチ電子源の構造について述べる。

【0069】(表面伝導型放出素子の好適な素子構成と製法) 電子放出部もしくはその周辺部を微粒子膜から形成する表面伝導型放出素子の代表的な構成には、平面型



と垂直型の2種類が挙げられる。

【0070】(平面型の表面伝導型放出素子)まず最初に、本実施の形態の平面型の表面伝導型放出素子の素子構成と製法について説明する。

【0071】図11に示すのは、平面型の表面伝導型放出素子の構成を説明するための平面図(a)及び断面図(b)である。図中、1101は基板、1102と1103は素子電極、1104は導電性薄膜、1105は通電フォーミング処理により形成した電子放出部、1113は通電活性化処理により形成した薄膜である。

【0072】基板1101としては、例えば、石英ガラスや青板ガラスをはじめとする各種ガラス基板や、アルミナをはじめとする各種セラミクス基板、或は上述の各種基板上に例えばSiO<sub>2</sub>を材料とする絶縁層を積層した基板、などを用いることができる。

【0073】また、基板1101上に基板面と平行に対向して設けられた素子電極1102と1103は、導電性を有する材料によって形成されている。例えば、Ni、Cr、Au、Mo、W、Pt、Ti、Cu、Pd、Ag等をはじめとする金属、或はこれらの金属の合金、<sup>20</sup>或はIn<sub>2</sub>O<sub>3</sub>-SnO<sub>2</sub>をはじめとする金属酸化物、ポリシリコンなどの半導体、などの中から適宜材料を選択して用いればよい。電極を形成するには、例えば真空蒸着などの製膜技術とフォトリソグラフィ、エッチングなどのパターニング技術を組み合わせて用いれば容易に形成できるが、それ以外の方法(例えば印刷技術)を用いて形成してもさしつかえない。

【0074】素子電極1102と1103の形状は、この電子放出素子の応用目的に合わせて適宜設計される。一般的には、電極間隔Lは通常は数百オングストローム<sup>30</sup>から数百マイクロメータの範囲から適当な数値を選んで設計されるが、中でも表示装置に応用するために好ましいのは数マイクロメータより数十マイクロメータの範囲である。また、素子電極の厚さdについては、通常は数百オングストロームから数マイクロメータの範囲から適当な数値が選ばれる。

【0075】また、導電性薄膜1104の部分には、微粒子膜を用いる。ここで述べた微粒子膜とは、構成要素として多数の微粒子を含んだ膜(島状の集合体も含む)のことをさす。微粒子膜を微視的に調べれば、通常は、<sup>40</sup>個々の微粒子が離間して配置された構造か、或は微粒子が互いに隣接した構造か、或は微粒子が互いに重なり合った構造が観測される。

【0076】微粒子膜に用いた微粒子の粒径は、数オングストロームから数千オングストロームの範囲に含まれるものであるが、中でも好ましいのは10オングストロームから200オングストロームの範囲のものである。また、微粒子膜の膜厚は、以下に述べるような諸条件を考慮して適宜設定される。即ち、素子電極1102或は1103と電気的に良好に接続するのに必要な条件、後<sup>50</sup>

述する通電フォーミングを良好に行うのに必要な条件、微粒子膜自身の電気抵抗を後述する適宜の値にするために必要な条件、などである。

【0077】具体的には、数オングストロームから数千オングストロームの範囲のなかで設定するが、中でも好ましいのは10オングストロームから500オングストロームの間である。

【0078】また、微粒子膜を形成するのに用いられる材料としては、例えば、Pd、Pt、Ru、Ag、Au、Ti、In、Cu、Cr、Fe、Zn、Sn、Ta、W、Pb、などをはじめとする金属や、PdO、SnO<sub>2</sub>、In<sub>2</sub>O<sub>3</sub>、PbO、Sb<sub>2</sub>O<sub>3</sub>、などをはじめとする酸化物や、HfB<sub>2</sub>、ZrB<sub>2</sub>、LaB<sub>6</sub>、CeB<sub>6</sub>、YB<sub>4</sub>、Gd<sub>2</sub>B<sub>4</sub>、などをはじめとする硼化物や、TiC、ZrC、HfC、TaC、SiC、WC、などをはじめとする炭化物や、TiN、ZrN、HfN、などをはじめとする窒化物や、Si、Ge、などをはじめとする半導体や、カーボン、などがあげられ、これらの中から適宜選択される。

【0079】以上述べたように、導電性薄膜1104を微粒子膜で形成したが、そのシート抵抗値については、10の3乗から10の7乗[Ω/□]の範囲に含まれるよう設定した。

【0080】なお、導電性薄膜1104と素子電極1102及び1103とは、電気的に良好に接続されるのが望ましいため、互いの一部が重なり合うような構造をとっている。その重なり方は、図11の例においては、下から、基板、素子電極、導電性薄膜の順序で積層したが、場合によっては下から基板、導電性薄膜、素子電極、の順序で積層しても差し支えない。

【0081】また、電子放出部1105は、導電性薄膜1104の一部に形成された亀裂状の部分であり、電気的には周囲の導電性薄膜よりも高抵抗な性質を有している。この亀裂は、導電性薄膜1104に対して、後述する通電フォーミングの処理を行うことにより形成される。亀裂内には、数オングストロームから数百オングストロームの粒径の微粒子を配置する場合がある。なお、実際の電子放出部の位置や形状を精密かつ正確に図示するのは困難なため、図11においては模式的に示した。

【0082】また、薄膜1113は、炭素もしくは炭素化合物よりなる薄膜で、電子放出部1105及びその近傍を被覆している。薄膜1113は、通電フォーミング処理後に、後述する通電活性化の処理を行うことにより形成する。

【0083】薄膜1113は、単結晶グラファイト、多結晶グラファイト、非晶質カーボン、のいずれかか、もしくはその混合物であり、膜厚は500[オングストローム]以下とするが、300[オングストローム]以下とするのが更に好ましい。

【0084】なお、実際の薄膜1113の位置や形状を

17

精密に図示するのは困難なため、図11においては模式的に示した。また、平面図(a)においては、薄膜1113の一部を除去した素子を図示した。

【0085】以上、好ましい素子の基本構成を述べたが、実施の形態においては以下のような素子を用いた。

【0086】即ち、基板1101には基板ガラスを用い、素子電極1102と1103にはNi薄膜を用いた。素子電極の厚さdは1000[オングストローム]、電極間隔Lは2[マイクロメータ]とした。

【0087】微粒子膜の主要材料としてPdもしくはP10dOを用い、微粒子膜の厚さは約100[オングストローム]、幅Wは100[マイクロメータ]とした。

【0088】次に、好適な平面型の表面伝導型放出素子の製造方法について説明する。

【0089】図12(a)～(e)は、表面伝導型放出素子の製造工程を説明するための断面図で、各部材の表記は図11と同一である。

【0090】(1)まず、図12(a)に示すように、基板1101上に素子電極1102及び1103を形成する。これらを形成するにあたっては、予め基板1101を洗剤、純水、有機溶剤を用いて十分に洗浄後、素子電極の材料を堆積させる。(堆積する方法としては、例えば、蒸着法やスパッタ法などの真空成膜技術を用いればよい。)その後、堆積した電極材料を、フォトリソグラフィ・エッチング技術を用いてパターンニングし、

(a)に示した一対の素子電極(1102と1103)を形成する。

【0091】(2)次に、同図(b)に示すように、導電性薄膜1104を形成する。この導電性薄膜1104を形成するにあたっては、まず(a)の基板に有機金属<sup>30</sup>溶液を塗布して乾燥し、加熱焼成処理して微粒子膜を成膜した後、フォトリソグラフィ・エッチングにより所定の形状にパターンニングする。ここで、有機金属溶液とは、導電性薄膜に用いる微粒子の材料を主要元素とする有機金属化合物の溶液である。(具体的には、本実施の形態では主要元素としてPdを用いた。また、実施の形態では塗布方法として、ディッピング法を用いたが、それ以外の例えばスピンナー法やスプレー法を用いてもよい)。

【0092】また、微粒子膜で作られる導電性薄膜1104の成膜方法としては、本実施の形態で用いた有機金属溶液の塗布による方法以外の、例えば真空蒸着法やスパッタ法、或は化学的気相堆積法などを用いる場合もある。

【0093】(3)次に、同図(c)に示すように、フォーミング用電源1110から素子電極1102と1103の間に適宜の電圧を印加し、通電フォーミング処理を行って、電子放出部1105を形成する。

【0094】通電フォーミング処理とは、微粒子膜で作られた導電性薄膜1104に通電を行って、その一部を<sup>50</sup>

18

適宜に破壊、変形、もしくは変質せしめ、電子放出を行うのに好適な構造に変化させる処理のことである。微粒子膜で作られた導電性薄膜のうち電子放出を行うのに好適な構造に変化した部分(即ち電子放出部1105)においては、薄膜に適当な亀裂が形成されている。なお、電子放出部1105が形成される前と比較すると、形成された後は素子電極1102と1103の間で計測される電気抵抗は大幅に増加する。

【0095】通電方法をより詳しく説明するために、図113に、フォーミング用電源1110から印加する適宜の電圧波形の一例を示す。微粒子膜で作られた導電性薄膜をフォーミングする場合には、パルス状の電圧が好ましく、本実施の形態の場合には同図に示したようにパルス幅T1の三角波パルスをパルス間隔T2で連続的に印加した。その際には、三角波パルスの波高値Vpfを、順次昇圧した。また、電子放出部1105の形成状況をモニタするためのモニタパルスPmを適宜の間隔で三角波パルスの間に挿入し、その際に流れる電流を電流計1111で計測した。

【0096】本実施の形態においては、例えば10のマイナス5乗[torr]程度の真空雰囲気下において、例えばパルス幅T1を1[ミリ秒]、パルス間隔T2を10[ミリ秒]とし、波高値Vpfを1パルスごとに0.1[V]ずつ昇圧した。そして、三角波を5パルス印加するたびに1回の割りで、モニタパルスPmを挿入した。フォーミング処理に悪影響を及ぼすことがないように、モニタパルスの電圧Vpmは0.1[V]に設定した。そして、素子電極1102と1103の間の電気抵抗が1×10の6乗[オーム]になった段階、即ちモニタパルス印加時に電流計1111で計測される電流が1×10のマイナス7乗[A]以下になった段階で、フォーミング処理に係る通電を終了した。

【0097】なお、上記の方法は、本実施の形態の表面伝導型放出素子に関する好ましい方法であり、例えば微粒子膜の材料や膜厚、或は素子電極間隔Lなど表面伝導型放出素子の設計を変更した場合には、それに応じて通電の条件を適宜変更するのが望ましい。

【0098】(4)次に、図12(d)に示すように、活性化用電源1112から素子電極1102と1103の間に適宜の電圧を印加し、通電活性化処理を行って、電子放出特性の改善を行う。この通電活性化処理とは、通電フォーミング処理により形成された電子放出部1105に適宜の条件で通電を行って、その近傍に炭素もしくは炭素化合物を堆積せしめる処理のことである。(図においては、炭素もしくは炭素化合物よりなる堆積物を部材1113として模式的に示した。)なお、通電活性化処理を行うことにより、行う前と比較して、同じ印加電圧における放出電流を典型的には100倍以上に増加させることができる。

【0099】具体的には、10のマイナス4乗ないし1

りのマイナス5乗〔torr〕の範囲内の真空雰囲気中で、電圧パルスを定期的に印加することにより、真空雰囲気中に存在する有機化合物を起源とする炭素もしくは炭素化合物を堆積させる。堆積物1113は、単結晶グラファイト、多結晶グラファイト、非晶質カーボン、のいずれかか、もしくはその混合物であり、膜厚は500〔オングストローム〕以下、より好ましくは300〔オングストローム〕以下である。

【0100】この通電方法をより詳しく説明するために、図14(a)に、活性化用電源1112から印加する適宜の電圧波形の一例を示す。本実施の形態においては、一定電圧の矩形波を定期的に印加して通電活性化処理を行ったが、具体的には、矩形波の電圧Vacは14〔V〕、パルス幅T3は1〔ミリ秒〕、パルス間隔T4は10〔ミリ秒〕とした。なお、上述の通電条件は、本実施の形態の表面伝導型放出素子に関する好ましい条件であり、表面伝導型放出素子の設計を変更した場合には、それに応じて条件を適宜変更するのが望ましい。

【0101】図11(d)に示す1114は、この表面伝導型放出素子から放出される放出電流Ieを捕捉する20のためのアノード電極で、直流高電圧電源1115及び電流計1116が接続されている。なお、基板1101を、表示パネル101の中に組み込んでから活性化処理を行う場合には、表示パネル101の蛍光面をアノード電極1114として用いる。活性化用電源1112から電圧を印加する間、電流計1116で放出電流Ieを計測して通電活性化処理の進行状況をモニタし、活性化用電源1112の動作を制御する。

【0102】電流計1116で計測された放出電流Ieの一例を図14(b)に示すが、活性化電源1112からパルス電圧を印加しはじめると、時間の経過とともに放出電流Ieは増加するが、やがて飽和してほとんど増加しなくなる。このように、放出電流Ieがほぼ飽和した時点で活性化用電源1112からの電圧印加を停止し、通電活性化処理を終了する。

【0103】なお、上述の通電条件は、本実施の形態の表面伝導型放出素子に関する好ましい条件であり、表面伝導型放出素子の設計を変更した場合には、それに応じて条件を適宜変更するのが望ましい。

【0104】以上のようにして、図12(e)に示す平面型の表面伝導型放出素子を製造した。

【0105】(垂直型の表面伝導型放出素子)次に、電子放出部もしくはその周辺を微粒子膜から形成した表面伝導型放出素子のもうひとつの代表的な構成、即ち垂直型の表面伝導型放出素子の構成について説明する。

【0106】図15は、垂直型の基本構成を説明するための模式的な断面図であり、図中の1201は基板、1202と1203は素子電極、1206は段差形成部材、1204は微粒子膜を用いた導電性薄膜、1205は通電フォーミング処理により形成した電子放出部、150

213は通電活性化処理により形成した薄膜である。

【0107】この垂直型が先に説明した平面型と異なる点は、素子電極のうちの片方(1202)が段差形成部材1206上に設けられており、導電性薄膜1204が段差形成部材1206の側面を被覆している点にある。従って、図11の平面型における素子電極間隔Lは、垂直型においては段差形成部材1206の段差高Lsとして設定される。なお、基板1201、素子電極1202及び1203、微粒子膜を用いた導電性薄膜1204、については、平面型の説明中に列挙した材料を同様に用いることが可能である。また、段差形成部材1206には、例えばSiO2のような電気的に絶縁性の材料を用いる。

【0108】次に、垂直型の表面伝導型放出素子の製法について説明する。図16(a)～(f)は、製造工程を説明するための断面図で、各部材の表記は図15と同一である。

【0109】(1)まず、図16(a)に示すように、基板1201上に素子電極1203を形成する。

【0110】(2)次に、同図(b)に示すように、段差形成部材を形成するための絶縁層を積層する。絶縁層は、例えばSiO2をスパッタ法で積層すればよいが、例えば真空蒸着法や印刷法などの他の成膜方法を用いてもよい。

【0111】(3)次に、同図(c)に示すように、絶縁層の上に素子電極1202を形成する。

【0112】(4)次に、同図(d)に示すように、絶縁層の一部を、例えばエッチング法を用いて除去し、素子電極1203を露出させる。

【0113】(5)次に、同図(e)に示すように、微粒子膜を用いた導電性薄膜1204を形成する。形成するには、平面型の場合と同じく、例えば塗布法などの成膜技術を用いればよい。

【0114】(6)次に、平面型の場合と同じく、通電フォーミング処理を行い、電子放出部を形成する。(図12(c)を用いて説明した平面型の通電フォーミング処理と同様の処理を行えばよい。)

(7)次に、平面型の場合と同じく、通電活性化処理を行い、電子放出部近傍に炭素もしくは炭素化合物を堆積させる。(図12(d)を用いて説明した平面型の通電活性化処理と同様の処理を行えばよい。)

以上のようにして、図16(f)に示す垂直型の表面伝導型放出素子を製造した。

【0115】(表示装置に用いた表面伝導型放出素子の特性)以上、平面型と垂直型の表面伝導型放出素子について素子構成と製法を説明したが、次に表示装置に用いた素子の特性について述べる。

【0116】図17は、本実施の形態の表示装置に用いた表面伝導型放出素子の(放出電流Ie)対(素子印加電圧Vf)特性、及び(素子電流If)対(素子印加電圧

21

Vf) 特性の典型的な例を示す図である。なお、放出電流  $I_e$  は素子電流  $I_f$  に比べて著しく小さく、同一尺度で図示するのが困難であるうえ、これらの特性は素子の大きさや形状等の設計パラメータを変更することにより変化するものであるため、2本のグラフは各々任意単位で図示した。

【0117】この表示装置に用いた表面伝導型放出素子は、放出電流  $I_e$  に関して以下に述べる3つの特性を有している。

【0118】第1に、ある電圧（閾値電圧  $V_{th}$ ）以上の10 大きさの電圧を素子に印加すると急激に放出電流  $I_e$  が増加するが、一方、閾値電圧  $V_{th}$  未満の電圧では放出電流  $I_e$  はほとんど検出されない。即ち、放出電流  $I_e$  に関して、明確な閾値電圧  $V_{th}$  を持った非線形素子である。

【0119】第2に、放出電流  $I_e$  は素子に印加する電圧  $V_f$  に依存して変化するため、電圧  $V_f$  で放出電流  $I_e$  の大きさを制御できる。

【0120】第3に、素子に印加する電圧  $V_f$  に対して素子から放出される電流  $I_e$  の応答速度が速いため、電圧  $V_f$  を印加する時間の長さによって素子から放出され 20 電荷の電荷量を制御できる。

【0121】以上のような特性を有するため、この実施の形態の表面伝導型放出素子を表示装置に好適に用いることができた。例えば多数の素子を表示画面の画素に対応して設けた表示装置において、上述の第1の特性を利用すれば、表示画面を順次走査して表示を行うことが可能である。即ち、駆動中の素子には所望の発光輝度に応じて閾値電圧  $V_{th}$  以上の電圧を適宜印加し、非選択状態の素子には閾値電圧  $V_{th}$  未満の電圧を印加する。こうして駆動する素子を順次切り替えてゆくことにより、表示 30 画面を順次走査して表示を行うことが可能である。

【0122】また、第2の特性かまたは第3の特性を利用することにより、発光輝度を制御することができるため、諧調表示を行うことが可能である。

【0123】（多数素子を単純マトリクス配線したマルチ電子源の構造）次に、上述の表面伝導型放出素子を基板上に配列して単純マトリクス配線したマルチ電子源の構造について述べる。

【0124】図18に示すのは、図9の表示パネル101に用いたマルチ電子源の平面図である。この基板上に40 は、図11で示したものと同様な表面伝導型放出素子が配列され、これらの素子は行方向配線電極1003と列方向配線電極1004により単純マトリクス状に配線されている。行方向配線電極1003と列方向配線電極1004の交差する部分には、電極間に絶縁層（不図示）が形成されており、電気的な絶縁が保たれている。

【0125】図18のA-A'に沿った断面を図19に示す。

【0126】なお、このような構造のマルチ電子源は、予め基板上に行方向配線電極1003、列方向配線電極50

22

1004、電極間絶縁層（不図示）、及び表面伝導型放出素子の素子電極と導電性薄膜を形成した後、行方向配線電極1003及び列方向配線電極1004を介して各素子に給電して通電フォーミング処理と通電活性化処理を行うことにより製造した。

【0127】図20は、本実施の形態の表面伝導型放出素子を電子源として用いた表示パネル101に、例えばテレビジョン放送をはじめとする種々の画像情報源より提供される画像情報を表示できるように構成した表示装置の一例を示すための図である。

【0128】図中、101は上述した表示パネル、2101は表示パネル101の駆動回路で、図6を参照して前述した構成を備えている。2102はディスプレイコントローラ、2103はマルチプレクサ、2104はデコーダ、2105は入出力インターフェース回路、2106はCPU、2107は画像生成回路、2108及び2109及び2110は画像メモリインターフェース回路、2111は画像入力インターフェース回路、2112及び2113はTV信号受信回路、2114は入力部である。なお、本実施の形態の画像表示装置は、例えばテレビジョン信号のように映像情報と音声情報の両方を含む信号を受信する場合には、当然映像の表示と同時に音声を再生するものであるが、本実施の形態の特徴と直接関係しない音声情報の受信、分離、再生、処理、記憶などに関する回路やスピーカなどについては説明を省略する。以下、画像信号の流れに沿って各部の機能を説明する。

【0129】まず、TV信号受信回路2113は、例えば電波や空間光通信などのような無線伝送系を用いて伝送されるTV画像信号を受信するための回路である。受信するTV信号の方式は特に限られるものではなく、例えば、NTSC方式、PAL方式、SECAM方式などの諸方式でもよい。また、これらより更に多数の走査線よりなるTV信号（例えばMUSE方式をはじめとするいわゆる高品位TV）は、大面積化や大画素数化に適した表示パネルの利点を生かすのに好適な信号源である。TV信号受信回路2113で受信されたTV信号は、デコーダ2104に出力される。TV信号受信回路2112は、例えば同軸ケーブルや光ファイバーなどのような有線伝送系を用いて伝送されるTV画像信号を受信するための回路である。TV信号受信回路2113と同様に、受信するTV信号の方式は特に限られるものではなく、また本回路で受信されたTV信号もデコーダ2104に出力される。

【0130】画像入力インターフェース回路2111は、例えばTVカメラや画像読み取りスキャナなどの画像入力装置から供給される画像信号を取り込むための回路で、取り込まれた画像信号はデコーダ2104に出力される。画像メモリインターフェース回路2110は、ビデオテープレコーダ（以下VTRと略す）に記憶され

23

ている画像信号を取り込むための回路で、取り込まれた画像信号はデコード2104に出力される。また、画像メモリインターフェース回路2109は、ビデオディスクに記憶されている画像信号を取り込むための回路で、取り込まれた画像信号はデコード2104に出力される。また、画像メモリインターフェース回路2108は、いわゆる静止画ディスクのように、静止画像データを記憶している装置から画像信号を取り込むための回路で、取り込まれた静止画像データはデコード2104に出力される。

【0131】入出力インターフェース回路2105は、本実施の形態の表示装置と、外部のコンピュータもしくはコンピュータネットワークもしくはプリンタなどの出力装置とを接続するための回路である。画像データや文字データ・図形情報の入出力を行うのはもちろんのこと、場合によっては本実施の形態の表示装置の備えるCPU2106と外部との間で制御信号や数値データの入出力などを行うことも可能である。

【0132】画像生成回路2107は、入出力インターフェース回路2105を介して外部から入力される画像データや文字・図形情報や、或はCPU2106より出力される画像データや文字・図形情報に基づき表示用画像データを生成するための回路である。本回路の内部には、例えば画像データや文字・図形情報を蓄積するための書き換え可能メモリや、文字コードに対応する画像パターンが記憶されている読みだし専用メモリや、画像処理を行うためのプロセッサなどをはじめとして画像の生成に必要な回路が組み込まれている。本回路により生成された表示用画像データは、デコード2104に出力されるが、場合によっては入出力インターフェース回路2105を介して外部のコンピュータネットワークやプリンタ入出力することも可能である。

【0133】CPU2106は、主として本実施の形態の表示装置の動作制御や、表示画像の生成や選択や編集に関わる作業を行う。例えば、マルチプレクサ2103に制御信号を出力し、表示パネル101に表示する画像信号を適宜選択したり組み合わせたりする。また、その際には表示する画像信号に応じて表示パネルコントローラ2102に対して制御信号を発生し、画面表示周波数や走査方法（例えばインターレースかノンインターレースか）や一画面の走査線の数など表示装置の動作を適宜制御する。

【0134】画像生成回路2107に対して画像データや文字・図形情報を直接出力したり、或は入出力インターフェース回路2105を介して外部のコンピュータやメモリをアクセスして画像データや文字・図形情報を入力する。なお、CPU2106は、むしろこれ以外の目的の作業にも関わるものであっても良い。例えば、パーソナルコンピュータやワードプロセッサなどのように、情報を生成したり処理する機能に直接関わっても良い。

24

或は、前述したように入出力インターフェース回路2105を介して外部のコンピュータネットワークと接続し、例えば数値計算などの作業を外部機器と協同して行っても良い。

【0135】入力部2114は、CPU2106に使用者が命令やプログラム、或はデータなどを入力するためのものであり、例えばキーボードやマウスのほか、ジョイスティック、バーコードリーダー、音声認識装置など多様な入力機器を用いる事が可能である。

【0136】デコード2104は、2107ないし2113より入力される種々の画像信号を3原色信号、または輝度信号とI信号、Q信号に逆変換するための回路である。なお、同図中に点線で示すように、デコード2104は内部に画像メモリを備えるのが望ましい。これは、例えばMUSE方式をはじめとして、逆変換するに際して画像メモリを必要とするようなテレビ信号を扱うためである。また、画像メモリを備えることにより、静止画の表示が容易になる、或は画像生成回路2107及びCPU2106と協同して画像の間引き、補間、拡大、縮小、合成をはじめとする画像処理や編集が容易に行えるようになるという利点が生まれるからである。

【0137】マルチプレクサ2103は、CPU2106より入力される制御信号に基づき表示画像を適宜選択するものである。即ち、マルチプレクサ2103はデコード2104から入力される逆変換された画像信号のうちから所望の画像信号を選択して駆動回路2101に出力する。その場合には、一画面表示時間内で画像信号を切り替えて選択することにより、いわゆる多画面テレビのように、一画面を複数の領域に分けて領域によって異なる画像を表示することも可能である。

【0138】表示パネルコントローラ2102は、CPU2106より入力される制御信号に基づき駆動回路2101の動作を制御するための回路である。まず、表示パネル101の基本的な動作にかかわるものとして、例えば表示パネル101の駆動用電源（電圧源102a, 109等）の動作シーケンスを制御するための信号を駆動回路2101に対して出力する。また、表示パネル101の駆動方法に関わるものとして、例えば画面表示周波数や走査方法（例えばインターレースかノンインターレースか）を制御するための信号を駆動回路2101に対して出力する。また、場合によっては表示画像の輝度やコントラストや色調やシャープネスといった画質の調整に関わる制御信号を駆動回路2101に対して出力する場合もある。駆動回路2101は、表示パネル101に印加する駆動信号を発生するための回路であり、マルチプレクサ2103から入力される画像信号と、表示パネルコントローラ2102より入力される制御信号に基づいて動作するものである。

【0139】以上、各部の機能を説明したが、図20に例示した構成により、本実施の形態の表示装置において

は、多様な画像情報源より入力される画像情報を表示パネル101に表示することが可能である。即ち、テレビジョン放送をはじめとする各種の画像信号はデコード2104において逆変換された後、マルチプレクサ2103において適宜選択され、駆動回路2101に入力される。一方、ディスプレイコントローラ2102は、表示する画像信号に応じて駆動回路2101の動作を制御するための制御信号を発生する。駆動回路2101は、上記画像信号と制御信号に基づいて表示パネル101に駆動信号を印加する。これにより、表示パネル101において画像が表示される。これらの一連の動作は、CPU2106により統括的に制御される。

【0140】また、本実施の形態の表示装置においては、デコード2104に内蔵する画像メモリや、画像生成回路2107及びCPU2106が関与することにより、単に複数の画像情報の中から選択したものを表示するだけでなく、表示する画像情報に対して、例えば拡大、縮小、回転、移動、エッジ強調、間引き、補間、色変換、画像の縦横比変換などをはじめとする画像処理や、合成、消去、接続、入れ換え、はめ込みなどをはじめとする画像編集を行う事も可能である。また、本実施の形態の説明では特に触れなかったが、上記画像処理や画像編集と同様に、音声情報に対しても処理や編集を行うための専用回路を設けても良い。

【0141】従って、本実施の形態の表示装置は、テレビジョン放送の表示機器、テレビ会議の端末機器、静止画像及び動画像を扱う画像編集機器、コンピュータの端末機器、ワードプロセッサをはじめとする事務用端末機器、ゲーム機などの機能を一台で兼ね備える事が可能で、産業用或は民生用として極めて応用範囲が広い。

【0142】なお、この図20は、表面伝導型放出素子を電子源とする表示パネル101を用いた表示装置の構成の一例を示したにすぎず、本発明はこれに限定されるものではないことは言うまでもない。例えば、図20の構成要素のうち使用目的上必要のない機能に関わる回路は省いても差し支えない。またこれとは逆に、使用目的によっては更に構成要素を追加しても良い。例えば、本実施の形態の表示装置をテレビ電話機として応用する場合には、テレビカメラ、音声マイク、照明機、モデムを含む送受信回路などを構成要素に追加するのが好適である。

【0143】本実施の形態の表示装置においては、とりわけ表面伝導型放出素子を電子源とする表示パネルが容易に薄形化できるため、表示装置全体の奥行きを小さくすることが可能である。それに加えて、表面伝導型放出素子を電子源とする表示パネル101は、大画面化が容易で輝度が高く視野角特性にも優れるため、本実施の形態の画像表示装置は臨場感あふれ迫力に富んだ画像を視認性良く表示する事が可能である。

【0144】以上説明したように本実施の形態によれ

ば、表面伝導型放出素子及び横型電界放出素子を電子源とした画像表示装置を作成したことにより発光効率が高いため明るく低消費電力の画像表示装置を実現できた。

【0145】又本実施の形態によれば、表示する画像のフレーム毎に蛍光体（ターゲット）に照射する電子の位置をずらすことにより、蛍光体の使用時間に基づく発光特性の劣化を抑えることができる。

【0146】また本実施の形態によれば、ターゲットに到達する電子の位置を加速電圧と駆動電圧により制御できるので、簡単な構成でターゲットの劣化を防止できるという効果がある。

【0147】

【発明の効果】以上説明したように本発明によれば、画像形成部材の劣化を抑えて長期に亘り安定した画像形成特性を維持できるという効果がある。

【0148】また本発明によれば、画像を形成するフレーム周期ごとに画像形成部材に到達する電子の位置を変動させることにより、形成される画像の質の低下を防止しつつ、かつ長期に亘り形成される画像質の低下を防止できるという効果がある。

【図面の簡単な説明】

【図1】本発明の実施の形態の電子放出素子の電子軌道を示す断面図（a）と平面図（b）である。

【図2】本実施の形態の電子放出素子が形成されている方向を示す模式図である。

【図3】本実施の形態の表面伝導型放出素子の方向を定義するための断面図（A）と平面図（B）である。

【図4】本実施の形態に係る典型的な横型の電界放出素子を示す斜視図である。

【図5】横型の電界放出素子方向を定義するための断面図（A）と平面図（B）である。

【図6】本発明の実施の形態の画像表示装置の駆動回路の構成を示すブロック図である。

【図7】本発明の実施の形態に係るビーム位置変調部の出力信号の波形図である。

【図8】本発明の実施の形態に係る電子照射位置を説明する模式図である。

【図9】本発明の実施の形態の画像表示装置の表示パネルの一部を切り欠いて示した斜視図である。

【図10】本実施の形態の表示パネルのフェースプレートの蛍光体配列を例示した平面図である。

【図11】本実施の形態で用いた平面型の表面伝導型放出素子の平面図（a）、断面図（b）である。

【図12】本実施の形態の平面型の表面伝導型放出素子の製造工程を示す断面図である。

【図13】通電フォーミング処理の際の印加電圧波形を示す図である。

【図14】通電活性化処理の際の印加電圧波形（a）、放電電流 $I_e$ の変化（b）を示す図である。

【図15】本実施の形態で用いた垂直型の表面伝導型放

27

出素子の断面図である。

【図16】垂直型の表面伝導型放出素子の製造工程を示す断面図である。

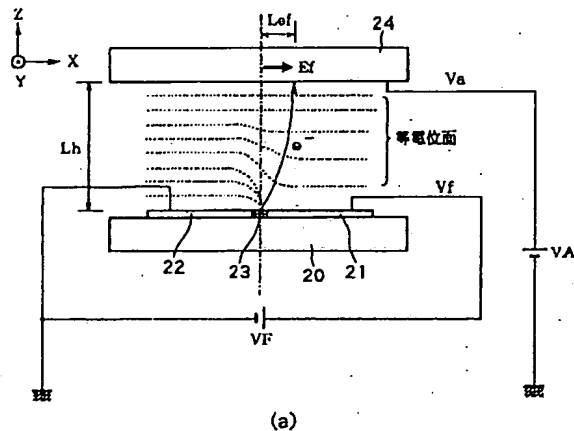
【図17】本実施の形態で用いた表面伝導型放出素子の典型的な特性を示すグラフ図である。

【図18】本実施の形態で用いたマルチ電子源の基板の平面図である。

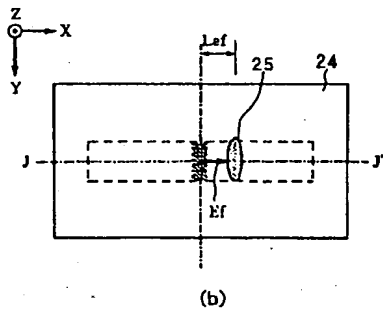
【図19】図18のマルチ電子源の基板の一部断面図である。

\*

【図1】

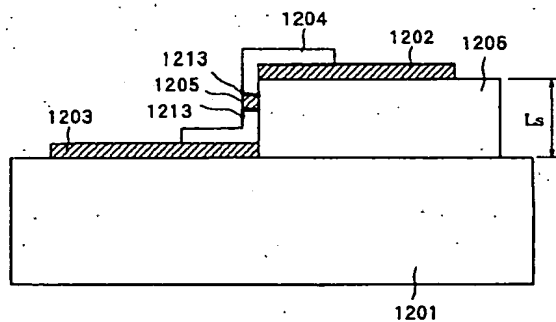


(a)



(b)

【図15】



28

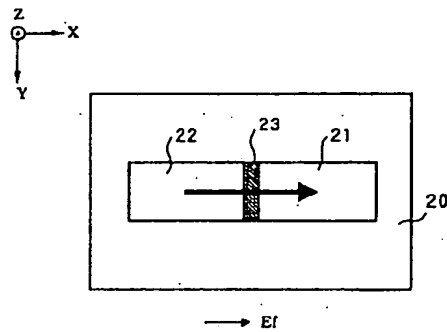
\*【図20】本発明の実施の形態である画像表示装置を用いた多機能画像表示装置のブロック図である。

【図21】従来知られた表面伝導型放出素子の一例を示す図である。

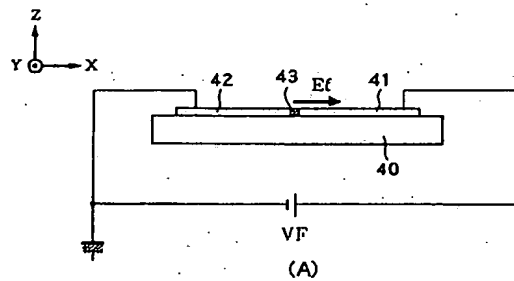
【図22】従来知られたFE型素子の一例を示す図である。

【図23】従来知られたMIM型素子の一例を示す図である。

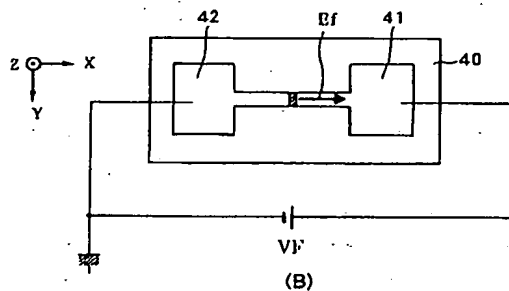
【図2】



【図3】

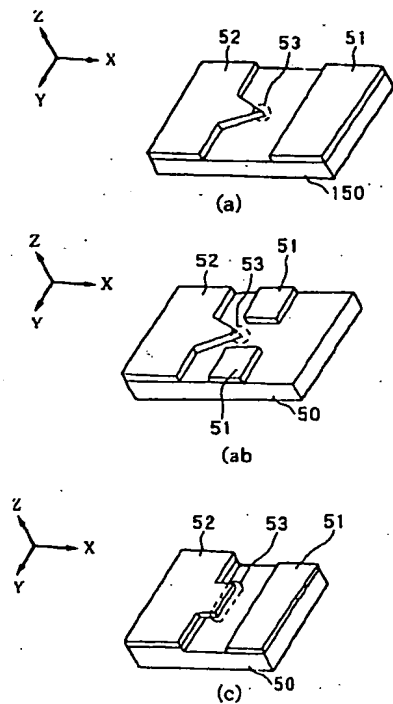


(A)

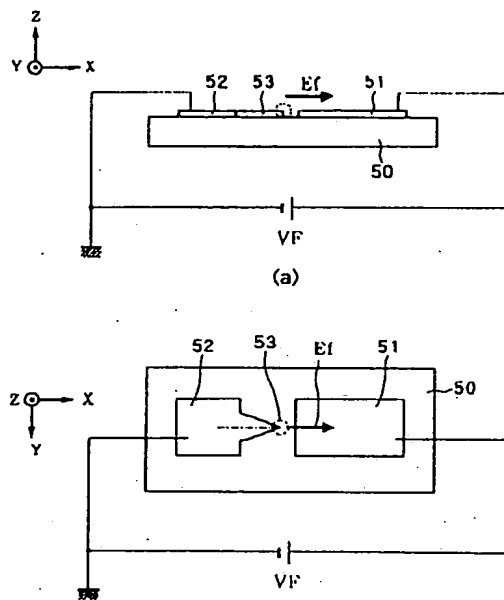


(B)

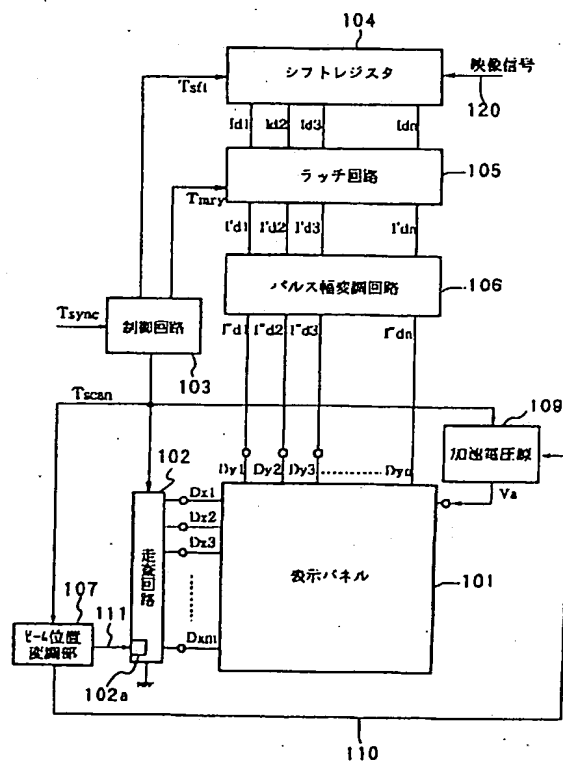
【図4】



【図5】

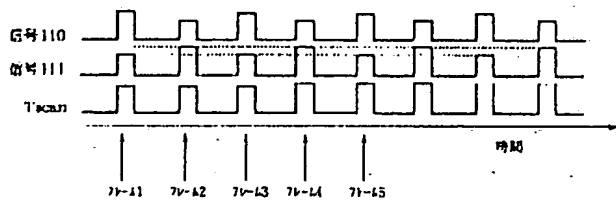


【図6】

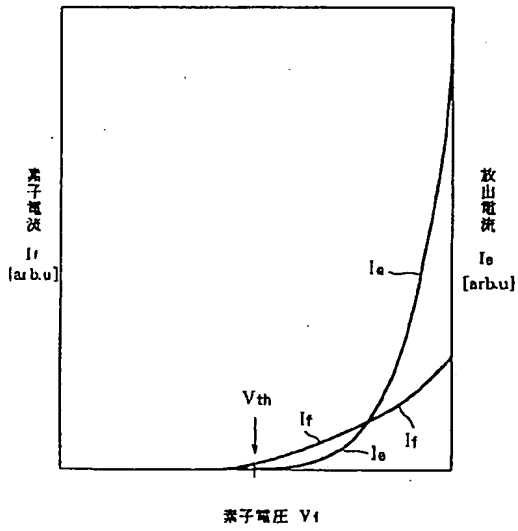




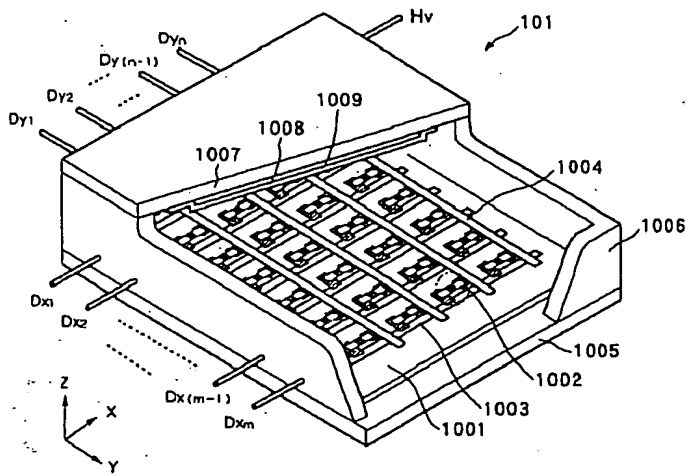
【図7】



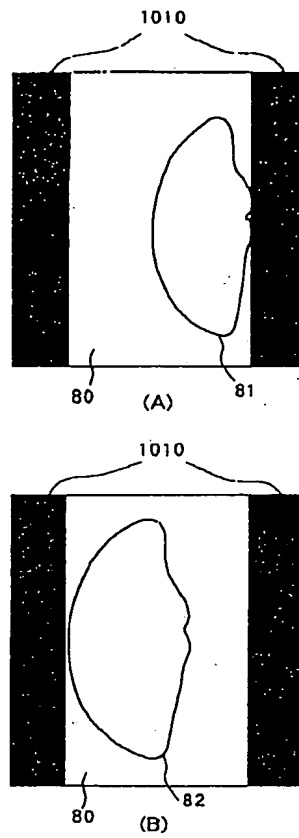
【図17】



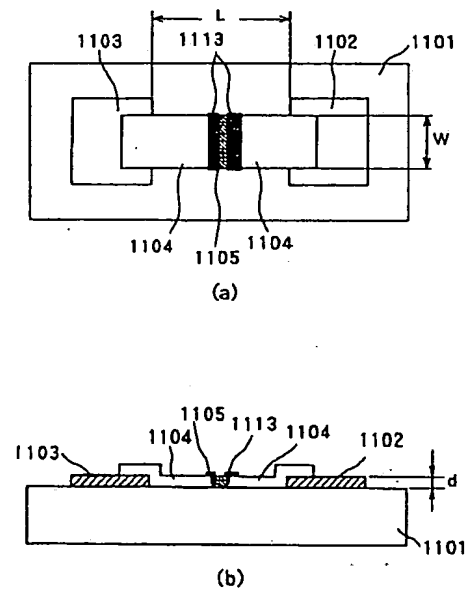
【図9】



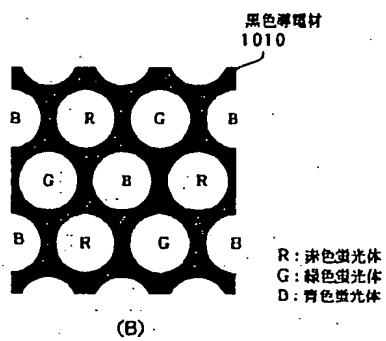
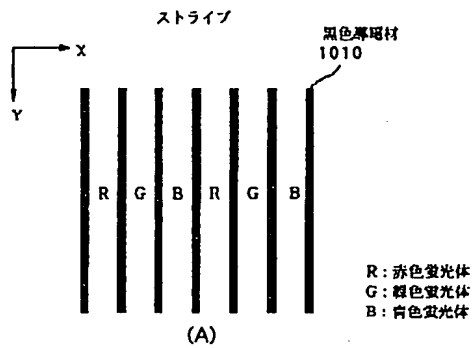
【図8】



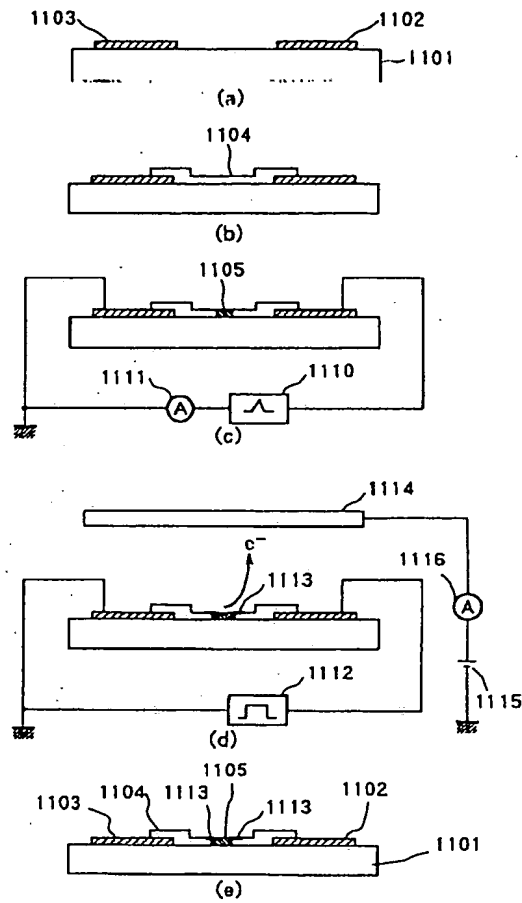
【図11】



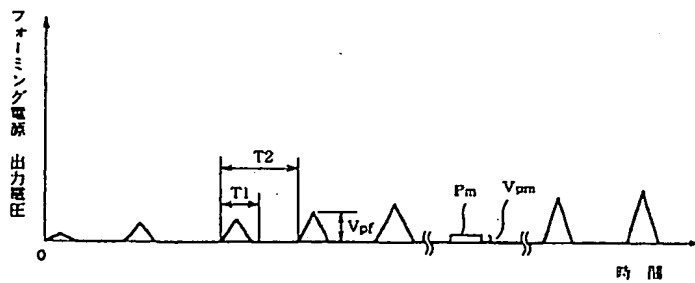
【図10】



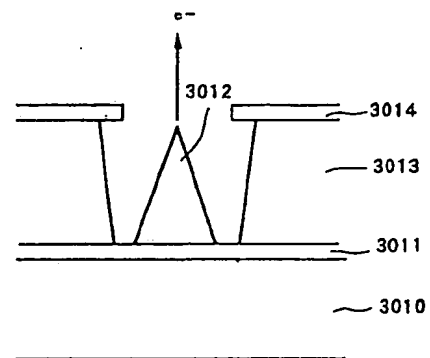
【図12】



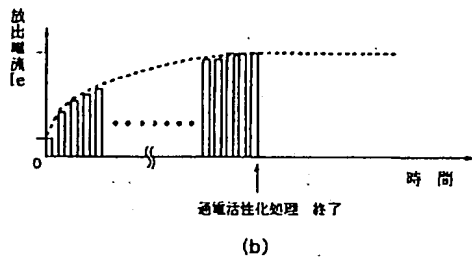
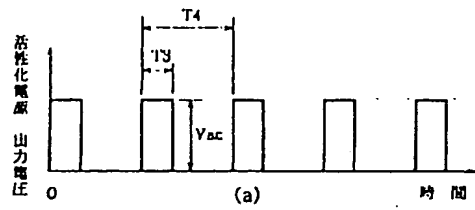
【図13】



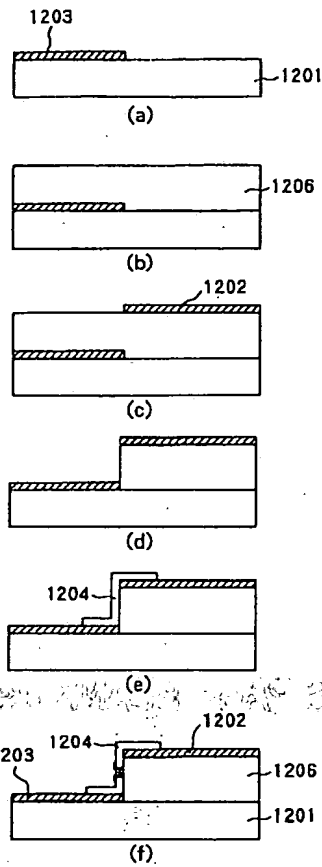
【図22】



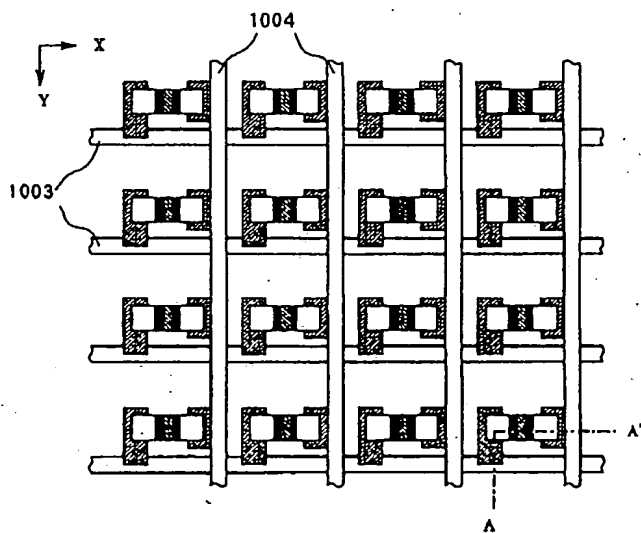
【図14】



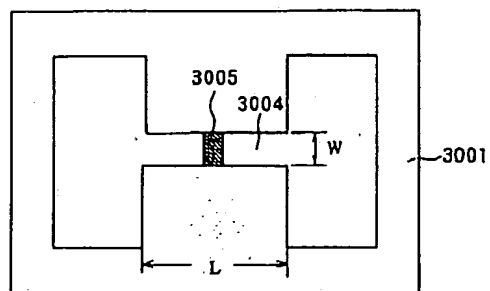
【図16】



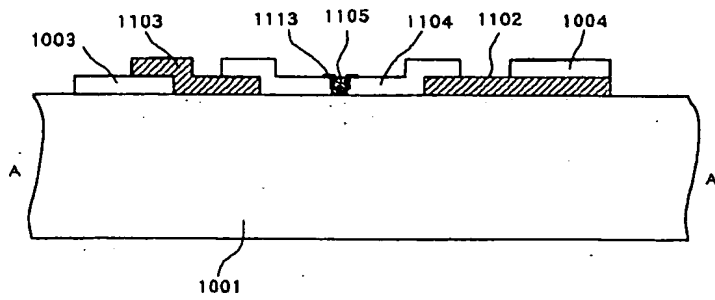
【図18】



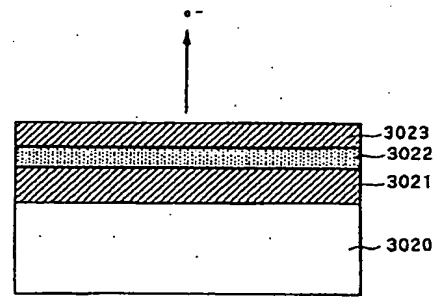
【図21】



【図19】



【図23】



【図20】

